

(19)日本国特許庁(JP) (12)公開特許公報(A) (11)特許出願公開番号
特開2003-330445
(P2003-330445A)
(43)公開日 平成15年11月19日(2003.11.19)

(51)IntCl.⁷ 識別記号 FI テーブル(参考)
G 0 9 G 5/00 5 5 0 G 0 9 G 5/00 5 5 0 H 5 C 0 2 1
H 0 4 N 5/21 H 0 4 N 5/21 B 5 C 0 8 2

審査請求 未請求 請求項の数5 OL (全 9 頁)

(21)出願番号	特願2002-140321(P2002-140321)	(71)出願人	000005223 富士通株式会社 神奈川県川崎市中原区上小田中4丁目1番1号
(22)出願日	平成14年5月15日(2002.5.15)	(71)出願人	592019877 富士通周辺機株式会社 兵庫県加東郡社町佐保35番
		(72)発明者	甲山 智 兵庫県加東郡社町佐保35番 富士通周辺機株式会社内
		(74)代理人	100086380 弁理士 吉田 稔 (外2名)

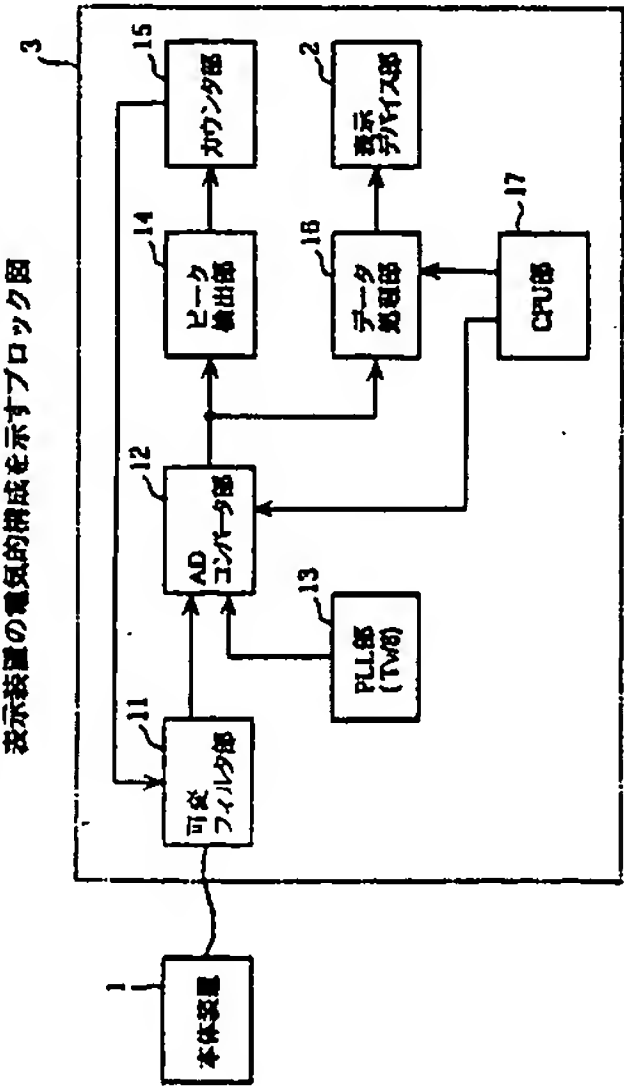
最終頁に続く

(54)【発明の名称】 表示装置

(57)【要約】

【課題】 ビデオ信号に重畳されるノイズ信号をその周波数成分に応じて適切に抑制して良好な画像を出力することのできる表示装置を提供する。

【解決手段】 ビデオ信号に重畳されたノイズ信号を除去するための可変フィルタ部11を有し、ビデオ信号を画像にして表示出力するための表示装置であって、可変フィルタ部11は、ビデオ信号に重畳されたノイズ信号の周波数成分を取得し、取得されたノイズ信号の周波数成分に基づいて、フィルタ特性を変化させる。



【特許請求の範囲】

【請求項1】 ビデオ信号に重畳されたノイズ信号を除去するためのフィルタ手段を有し、前記ビデオ信号を画像にして表示出力するための表示装置であって、前記ビデオ信号に重畳されたノイズ信号の周波数成分を取得する取得手段を備え、

前記フィルタ手段は、前記取得手段によって取得された前記ノイズ信号の周波数成分に基づいて、フィルタ特性を変化させることを特徴とする、表示装置。

【請求項2】 前記取得手段は、基準クロックに基づいて前記基準クロックより高い周波数のクロックを生成するクロック生成手段と、

前記クロック生成手段によって生成されたクロックに基づいて、前記ビデオ信号に重畳されたノイズ信号をサンプリングするサンプリング手段と、

前記サンプリング手段によってノイズ信号をサンプリングすることによって、前記ノイズ信号のレベルを検出するレベル検出手段と、

前記レベル検出手段によって検出された前記ノイズ信号のレベルに基づいて前記ノイズ信号の周波数成分を検出する検出手段とによって構成されている、請求項1に記載の表示装置。

【請求項3】 前記クロック生成手段は、基準クロックを逡倍することにより前記基準クロックより高い周波数のクロックを生成する、請求項2に記載の表示装置。

【請求項4】 前記クロック生成手段は、基準クロックを遅延させることにより前記基準クロックより高い周波数のクロックを生成する、請求項2に記載の表示装置。

【請求項5】 前記クロック生成手段は、基準クロックの位相を偏移させることにより前記基準クロックより高い周波数のクロックを生成する、請求項2に記載の表示装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本願発明は、たとえばビデオ信号を画像にして表示出力させるための表示装置に関する。

【0002】

【従来の技術】従来より、一般的なデスクトップ型のパーソナルコンピュータでは、CPUを有する本体装置と、これに接続された、たとえば液晶ディスプレイを備える表示装置と、本体装置に接続されたキーボードとが備えられている。

【0003】本体装置においては、CPUによる信号処理の高速化にともない、その内部において様々なノイズが発生しており、それに対応して多くのノイズ対策が施されている。しかしながら、たとえば本体装置から表示装置に接続線を介して伝送される、たとえばRGBのビデオ信号は、その形態がアナログ信号であるために、そのビデオ信号にノイズ信号が重畳されることが多い。

【0004】このような場合には、本体装置と表示装置との間に、ノイズを除去するためのフィルタを挿入するのが一般的である。図10は、従来の表示装置の内部構成および本体装置との接続構成を示す概略ブロック図である。この図によると、表示装置30は、たとえばローパスフィルタからなるフィルタ部31と、ADコンバータ部32と、PLL (phase locked loop) 部33と、データ処理部34と、CPU部35と、たとえば液晶ディスプレイからなる表示デバイス部36とによって概略構成されている。

【0005】この表示装置の構成によれば、本体装置40から接続線41を介して伝送されたビデオ信号は、フィルタ部31によってノイズ信号が除去され、PLL部33から送られる周波数信号に基づいて、ADコンバータ部32においてアナログ-デジタル変換される。その後、CPU部35からの指令によってデータ処理部34において適当な画像信号に変換され、表示デバイス部36において画像が表示される。

【0006】

【発明が解決しようとする課題】しかしながら、上記フィルタ部31は、たとえばカットオフ周波数が固定されたローパスフィルタによって構成されているため、除去することのできるノイズ信号もある程度、固定されることになる。すなわち、近年のビデオ信号の周波数は徐々に高速化される傾向にあり、たとえば200MHzを超えるものもあるが、上記のようにカットオフ周波数が固定されたフィルタを用いれば、そのカットオフ周波数によっては、ノイズ成分を除去することができ一方、ビデオ信号自体の周波数成分にも影響を与え、いわゆるスループートを低下させるといった問題点が生じていた。

【0007】また、一般にパーソナルコンピュータの本体装置では、その種類によって異なる周波数成分を有するノイズ信号が出力されることが多い。したがって、上記のようにカットオフ周波数が固定されたフィルタを用いると、異なる周波数成分を有するノイズ信号が出力される種々の本体装置に対して、各本体装置ごとに十分なノイズ対策を施すことができないといった不都合が生じていた。

【0008】本願発明は、上記した事情のもとで考え出されたものであって、ビデオ信号に重畳されるノイズ信号をその周波数成分に応じて適切に抑制して良好な画像を出力することのできる表示装置を提供することを、その課題とする。

【0009】

【発明の開示】上記の課題を解決するため、本願発明では、次の技術的手段を講じている。

【0010】本願発明によって提供される表示装置は、ビデオ信号に重畳されたノイズ信号を除去するためのフィルタ手段を有し、前記ビデオ信号を画像にして表示出力するための表示装置であって、前記ビデオ信号に重畳

されたノイズ信号の周波数成分を取得する取得手段を備え、前記フィルタ手段は、前記取得手段によって取得された前記ノイズ信号の周波数成分に基づいて、フィルタ特性を変化させることを特徴としている。

【0011】好ましい実施の形態によれば、前記取得手段は、基準クロックに基づいて前記基準クロックより高い周波数のクロックを生成するクロック生成手段と、前記クロック生成手段によって生成されたクロックに基づいて、前記ビデオ信号に重畳されたノイズ信号をサンプリングするサンプリング手段と、前記サンプリング手段によってノイズ信号をサンプリングすることによって、前記ノイズ信号のレベルを検出するレベル検出手段と、前記レベル検出手段によって検出された前記ノイズ信号のレベルに基づいて前記ノイズ信号の周波数成分を検出する検出手段とによって構成されている。

【0012】他の好ましい実施の形態によれば、前記クロック生成手段は、基準クロックを週倍することにより前記基準クロックより高い周波数のクロックを生成する。

【0013】他の好ましい実施の形態によれば、前記クロック生成手段は、基準クロックを遅延させることにより前記基準クロックより高い周波数のクロックを生成する。

【0014】他の好ましい実施の形態によれば、前記クロック生成手段は、基準クロックの位相を偏移させることにより前記基準クロックより高い周波数のクロックを生成する。

【0015】この発明によれば、取得手段によってビデオ信号に重畳されるノイズ信号の周波数成分を取得し、その周波数成分がフィルタ手段にフィードバックされれば、フィルタ手段では、ノイズ信号の周波数成分に基づいてたとえばカットオフ周波数を変化させることにより、ノイズ信号の周波数成分が除去される。これにより、ビデオ信号に重畳されるノイズ信号を、その周波数成分に応じて適切に除去することができる。そのため、良好な画質の画像を表示させることができる。

【0016】本願発明のその他の特徴および利点は、添付図面を参照して以下に行う詳細な説明によって、より明らかとなる。

【0017】

【発明の実施の形態】以下、本願発明の好ましい実施の形態を、添付図面を参照して具体的に説明する。

【0018】図1は、本願発明の第1実施形態に係る表示装置を適用したパーソナルコンピュータを示す斜視図である。このパーソナルコンピュータは、CPUを有する本体装置1と、たとえば液晶ディスプレイとしての表示デバイス部2を備えた表示装置3と、本体装置1に接続されたキーボード4とを備えている。本体装置1と表示装置3とは、RGBのビデオ信号を伝送するための接続線（図示せず）を介して接続されている。

【0019】図2は、図1に示す表示装置の電気的構成を示す概略ブロック図である。表示装置3は、可変フィルタ部11と、ADコンバータ部12と、PLL部13と、ピーク検出部14と、カウンタ部15と、データ処理部16と、CPU部17と、図1に示す表示デバイス部2とによって構成されている。なお、図2に示す表示装置3の構成は、RGB信号のうちたとえばR信号についての構成を示し、表示装置3は、実際には、G信号に対する構成およびR信号に対する構成をそれぞれ備えているものとされる。

【0020】可変フィルタ部11は、ローパスフィルタとして機能し、本体装置1から伝送されるビデオ信号に重畳されるノイズ信号を除去するためのものである。より詳細には、可変フィルタ部11は、後述するようにカウンタ部15等で検出されたノイズ信号の周波数成分に基づいて、抵抗値を変化させることによってカットオフ周波数を変化させ、変化させたカットオフ周波数に基づいて、ノイズ信号の周波数成分を除去するものである。

【0021】PLL部13は、ADコンバータ部12に対して、サンプリングクロックを与えるためのものである。より詳細には、PLL部13は、本来のビデオ信号の周期に同期する基準クロックTvに対して、その周波数をたとえば8倍に週倍したサンプリングクロックを出力する。なお、PLL部13から出力されるサンプリングクロックは、基準クロックTvの8倍に限るものではない。

【0022】ADコンバータ部12は、PLL部13から送られるサンプリングクロックに基づいて、可変フィルタ部11を通過したビデオ信号またはノイズ信号としてのアナログ信号をデジタル信号に変換するものである。

【0023】ピーク検出部14は、CPU部17からの指令に基づいて、ADコンバータ部12によってサンプリングされデジタル信号に変換された、ビデオ信号に重畳されたノイズ信号において、そのレベルのピーク値を検出するためのものである。

【0024】カウンタ部15は、ピーク検出部14によって検出されたノイズ信号のピーク値が発生したタイミングから次に検出されたピーク値が発生したタイミングまでの時間をカウントするものである。これにより、カウンタ部15では、ノイズ信号の周期、換言すればノイズ信号の周波数成分を検出することができる。

【0025】データ処理部16は、CPU部17からの指令に基づいて、ADコンバータ部12においてデジタル信号に変換されたビデオ信号を画像信号に変換するものである。

【0026】CPU部17は、マイクロコンピュータからなり、ADコンバータ部12およびデータ処理部16に対して処理実行信号を送る。なお、ピーク検出部14およびカウンタ部15における処理は、CPU部17に

よって処理されてもよい。

【0027】次に、上記構成における作用を説明する。

【0028】本体装置1から表示装置3に対して伝送されるビデオ信号は、たとえば水平走査線の場合、図3に示すように、水平同期信号Aに基づいて、実際の映像信号としてほぼ一定の電圧値（約0.7V_{rms}）が出力される期間T₁と、ビデオ信号が休止される水平帰線消去期間T₂（たとえば約1μsec）とに区別されて出力される。この実施形態では、ビデオ信号が出力されていない水平帰線消去期間T₂において、ビデオ信号に重畳されるノイズ信号の周波数成分を取得するようにしている。すなわち、水平帰線消去期間T₂の期間内においては、ビデオ信号が出力されないため、ノイズ信号のみが表出されることになる。

【0029】また、ビデオ信号に重畳されるノイズ信号は、高周波成分が含まれているため、たとえばビデオ信号と同期した基準クロックによってサンプリングしても、ノイズ信号の周波数成分を細かく検出することはできない。そのため、基準クロック周波数を適倍したサンプリングクロックによって、ノイズ信号をサンプリングすることにより、ノイズ信号の高周波成分を検出するようにしている。そして、基準クロックより高い周波数のサンプリングクロックによって求めたノイズ信号の周波数成分に基づいて可変フィルタ部11のフィルタ特性を変化させることにより、ノイズ信号を除去するようにしている。

【0030】具体的に述べると、PLL部13は、図4に示すように、基準クロックT_vを8倍に適倍したサンプリングクロックをADコンバータ部12に出力する。ADコンバータ部12では、そのサンプリングクロックに基づいたタイミングにおいてノイズ信号をサンプリングし、すなわち、A-D変換を行い、各サンプリング時におけるノイズ信号のレベルを取得し、次段のピーク検出部14に出力する。図4によると、サンプリングクロックによって、「0」、「1」、「2」、…といったノイズ信号のレベルが取得される。

【0031】ピーク検出部14では、サンプリングクロックに基づいて出力されたノイズ信号のピーク時におけるタイミングを検出し、検出したタイミングを下段のカウンタ部15に出力する。図4によると、ノイズ信号の一周期におけるレベルのうち「2」がピーク値として検出される。

【0032】カウンタ部15では、ピーク検出部14からの出力に基づいて、ノイズ信号の複数のピークレベル時のタイミングを取得し、これらのタイミングによりピークレベルの周期をカウントして、可変フィルタ部11にフィードバック出力する。図4によると、ピーク検出部14で検出した出力「2」のタイミングと次の「2」のタイミングとを検出し、ピークレベルの周期Tをカウントする。すなわち、カウンタ部15の出力は、ノイズ

信号のピークレベルの周期T、すなわちノイズ信号の周波数成分を表すことになる。

【0033】可変フィルタ部11においては、カウンタ部15によってカウントされたノイズ信号の周波数成分がフィードバックされて入力され、図5に示すように、その周波数成分を除去するように、自己のカットオフ周波数f_cをそれより低い周波数f_aに、あるいはそれより高い周波数f_bに変化させる。たとえばビデオ信号が約200MHz近傍の周波数成分を有し、ノイズ信号が約300MHz近傍の周波数成分を有している場合には、約300MHz近傍の周波数以上の周波数帯域を除去することができるように、自己の抵抗成分を変化させてカットオフ周波数f_cを変化させる。これにより、本体装置1から伝送されるビデオ信号は、ノイズ信号の周波数成分が除去されるので、ノイズ信号が削減された良質なものとなる。

【0034】そして、可変フィルタ部11によって除去されたビデオ信号は、ADコンバータ部12によってアナログ信号からデジタル信号に変換され、デジタル信号に変換されたビデオ信号は、データ処理部16に送られる。

【0035】データ処理部16では、デジタル信号に変換されたビデオ信号を表示デバイス部4によって画像出力されるための画像信号に変換され、その後、表示デバイス部4に送られる。表示デバイス部4では、データ処理部16から出力された画像信号に基づいて画像を表示する。

【0036】このように、本実施形態によれば、PLL部13から出力される、基準クロックを適倍したサンプリングクロックによってノイズ信号の周波数成分を検出し、それを可変フィルタ部11にフィードバックすることにより、可変フィルタ部11においてノイズ信号の周波数成分に応じてカットオフ周波数f_cが変化され、ノイズ信号の周波数成分が除去される。これにより、ビデオ信号に重畳されるノイズ信号を、その周波数成分に応じて適切に除去することができる。そのため、良好な画質の画像を表示させることができる。

【0037】また、この表示装置3に、周波数成分が異なるノイズ信号が重畳されたビデオ信号を出力する他の本体装置が接続されたとしても、その周波数成分を検出してそれに応じてカットオフ周波数f_cを変化させてそれを除去することができるので、汎用性のある表示装置とすることができる。

【0038】次に、第2実施形態について説明する。上記した第1実施形態では、基準クロックを適倍してサンプリングクロックを出力するPLL部13を用いることにより、ノイズ信号をサンプリングしていたが、第2実施形態では、これに代わり、基準クロックを遅延させることによって基準クロックより高い周波数のサンプリングクロックを出力するようにし、このサンプリングクロ

ックを用いてノイズ信号をサンプリングするようにしている。

【0039】図6は、第2実施形態に係る表示装置3'の電氣的構成を示すブロック図である。この表示装置3'における構成は、第1実施形態とほぼ同様であり、異なる部分を説明すると、表示装置3'では、ビデオ信号の周期と同期した基準クロックTvが出力されるPLL部18が備えられ、PLL部18の後段に遅延部19が設けられている。

【0040】遅延部19は、PLL部18から出力される基準クロックTvを所定時間遅延させて、ADコンバータ部12に対して遅延させた複数の基準クロックを所定のタイミングで出力するためのものである。

【0041】この構成によれば、図7に示すように、PLL部18から出力された基準クロックTvは、遅延部19によって $n/8$ 周期($n=1\sim 8$)ずつ遅延され、基準クロックTvより高い周波数のサンプリングクロックに変換されて出力される。その後、ノイズ信号は、ADコンバータ部12によって上記サンプリングクロックに基づいてサンプリングされ、ピーク部14およびカウン

ト部15によって、ノイズ信号の周波数成分が検出される。

【0042】そのため、この第2実施形態においても、ノイズ信号の周波数成分に基づいて、可変フィルタ部11においてフィルタ特性が変化され、ノイズ信号の周波数成分を確実に除去することができる。したがって、上記した第1実施形態と同様の作用効果を奏することができる。

【0043】次に、第3実施形態について説明する。上記した第1実施形態では、基準クロックTvを過倍させてサンプリングクロックを出力するPLL部13を用いているために、信号処理の高速化が図られる反面、部品コストの増大化を招くことになる。そのため、第3実施形態では、これに代わり、基準クロックの位相をずらすことによって基準クロックより高い周波数のサンプリングクロックを出力するようにし、このサンプリングクロックを用いてノイズ信号をサンプリングするようにしている。

【0044】図8は、第3実施形態に係る表示装置3''の電氣的構成を示すブロック図である。この表示装置3''における構成は、第1実施形態とほぼ同様であり、異なる部分を説明すると、表示装置3''では、基準クロックTvが $1/2$ 分周された $1/2$ 基準クロックを出力するPLL部20が備えられ、PLL部20には、複数の位相遅延部21~24が並列接続されている。

【0045】複数の位相遅延部21~24は、 $1/2$ 基準クロックの位相を偏

移させるための第4位相遅延部24によって構成されている。各位相遅延部21~24には、4つのADコンバータ部12がそれぞれ接続され、それらの出力はピーク検出部14に接続されている。また、各ADコンバータ部12には、可変フィルタ部11の出力がそれぞれ接続されている。なお、図8では、データ処理部16、表示デバイス部2、およびCPU部17は、省略されている。また、位相遅延部21~24の数は、4つに限るものではない。

【0046】この構成によれば、図9に示すように、各位相遅延部21~24からは、 $\pi/2$ (半周期)ごとに位相が 90° ずつ偏

移されたサンプリングクロックが出力される。そのため、基準クロックTvの一周期においては、第1実施形態において出力されていたサンプリングクロックと同様のタイミングでサンプリングクロックが出力される。そして、これらのサンプリングクロックは、各ADコンバータ部12に入力され、ノイズ信号をサンプリングし、ピーク部14およびカウン

ト部15によって、ノイズ信号の周波数成分が検出される。

【0047】そのため、この第3実施形態においても、ノイズ信号の周波数成分に基づいて、可変フィルタ部11においてフィルタ特性が変化され、ノイズ信号の周波数成分を確実に除去することができる。したがって、上記した第1実施形態と同様の作用効果を奏することができる。また、この第3実施形態においては、第1実施形態において用いられた比較的高価なPLL部13を用いることなく、サンプリングクロックを生成しているため、高速の信号処理が可能であるとともに、部品コストの低減を図ることができる。

【0048】もちろん、この発明の範囲は上述した実施の形態に限定されるものではない。たとえば、表示デバイス部2は、液晶ディスプレイに限らず、CRT等でもよい。

【0049】

【発明の効果】以上のように、本願発明によれば、取得手段によってビデオ信号に重畳されるノイズ信号の周波数成分を取得し、その周波数成分がフィルタ手段にフィードバックされれば、フィルタ手段では、ノイズ信号の周波数成分に基づいてたとえばカットオフ周波数を変化させることにより、ノイズ信号の周波数成分が除去される。これにより、ビデオ信号に重畳されるノイズ信号を、その周波数成分に応じて適切に除去することができるので、良好な画質の画像を表示させることができる。

【図面の簡単な説明】

【図1】本願発明の第1実施形態に係る表示装置が適用されるパーソナルコンピュータの斜視図である。

【図2】表示装置の電氣的構成を示すブロック図である。

【図3】ビデオ信号と同期信号との関係を示す図である。

【図4】図2に示す表示装置の構成におけるノイズ信号とクロックの関係を示す図である。

【図5】可変フィルタ部のフィルタ特性を示す図である。

【図6】第2実施形態に係る表示装置の電気的構成を示すブロック図である。

【図7】図6に示す表示装置の構成におけるノイズ信号とクロックの関係を示す図である。

【図8】第3実施形態に係る表示装置の電気的構成を示すブロック図である。

【図9】図8に示す表示装置の構成におけるノイズ信号とクロックの関係を示す図である。

【図10】従来の表示装置の電気的構成を示すブロック*

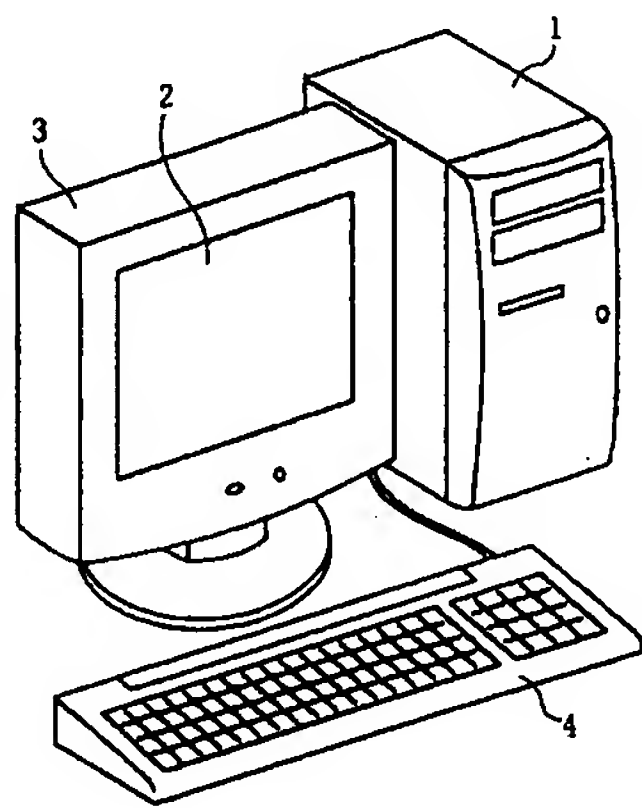
*図である。

【符号の説明】

- 1 本体装置
- 2 表示デバイス部
- 3 表示装置
- 11 可変フィルタ部
- 12 ADコンバータ部
- 13 PLL部
- 14 ピーク検出部
- 15 カウンタ部
- 16 データ処理部
- 17 CPU部

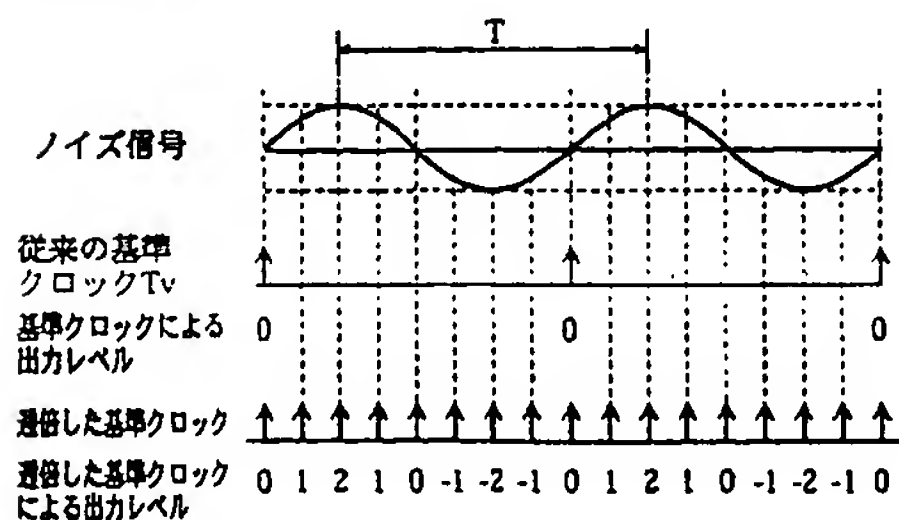
【図1】

本願発明の第1実施形態に係る表示装置が適用されるパーソナルコンピュータの斜視図



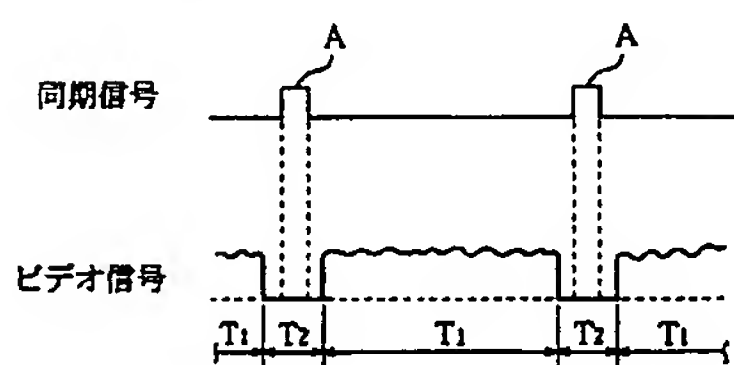
【図4】

図2に示す表示装置の構成におけるノイズ信号とクロックの関係を示す図



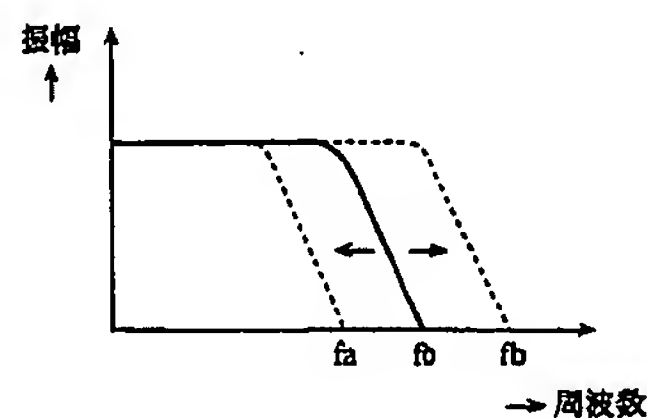
【図3】

ビデオ信号と同期信号との関係を示す図

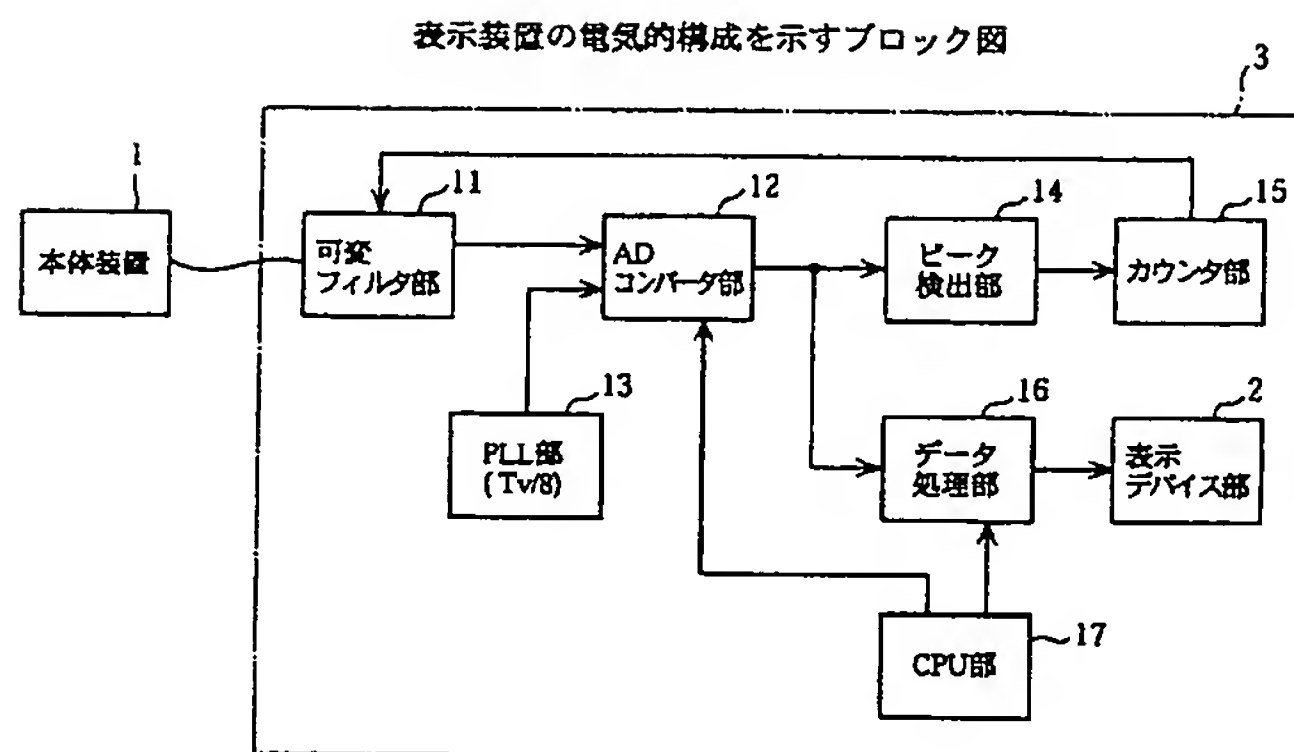


【図5】

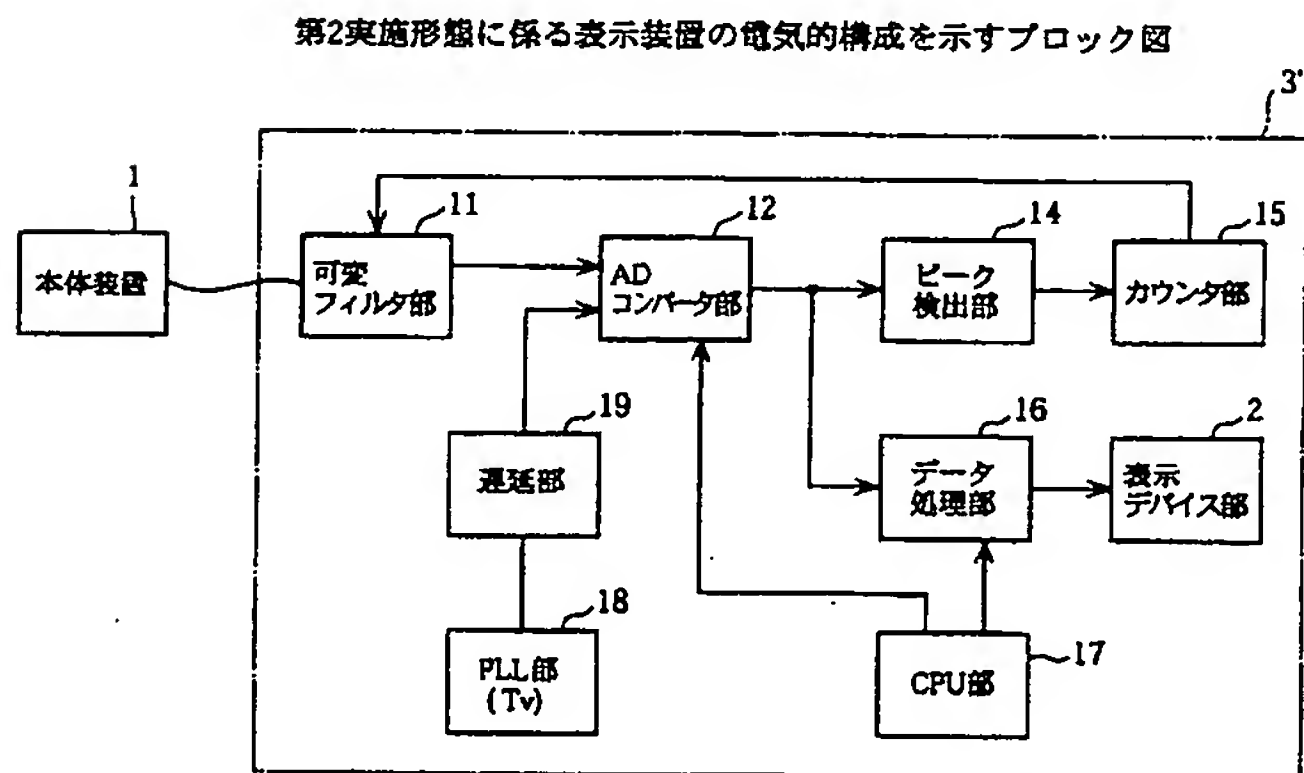
可変フィルタ部のフィルタ特性を示す図



【図2】

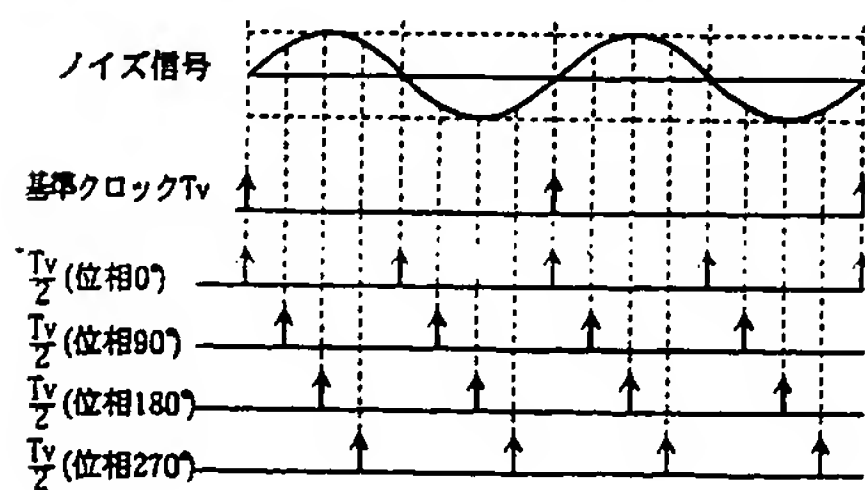


【図6】



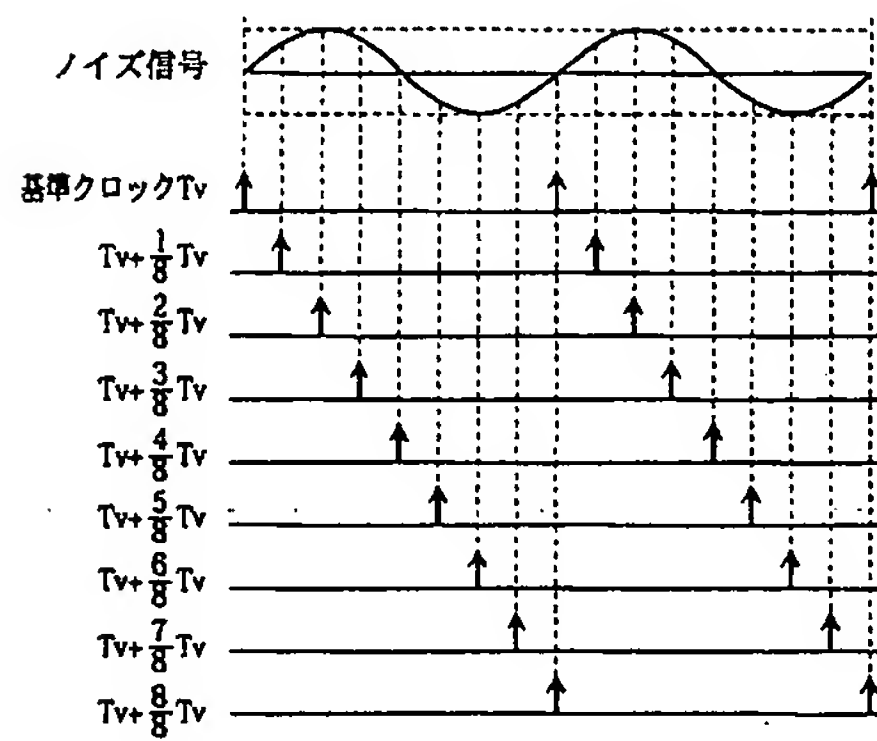
【図9】

図8に示す表示装置の構成におけるノイズ信号とクロックの関係を示す図



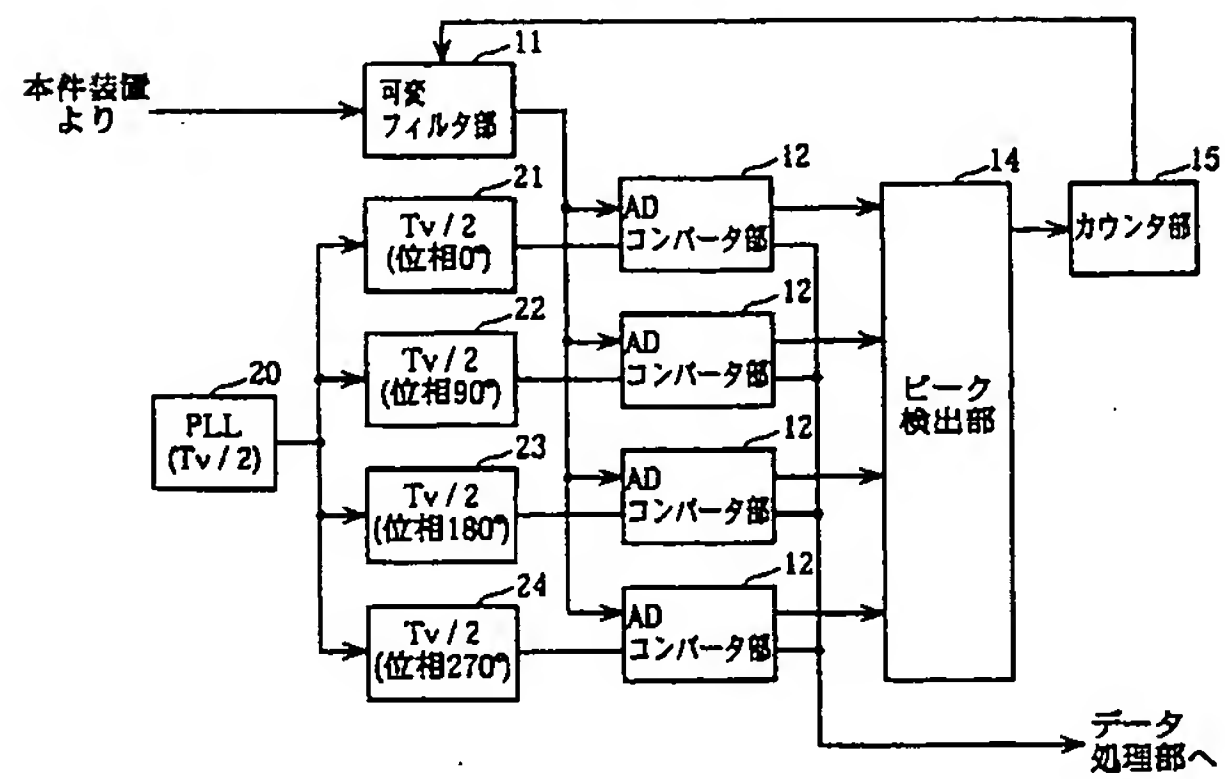
〔図7〕

図6に示す表示装置の構成におけるノイズ信号とクロックの
関係を示す図



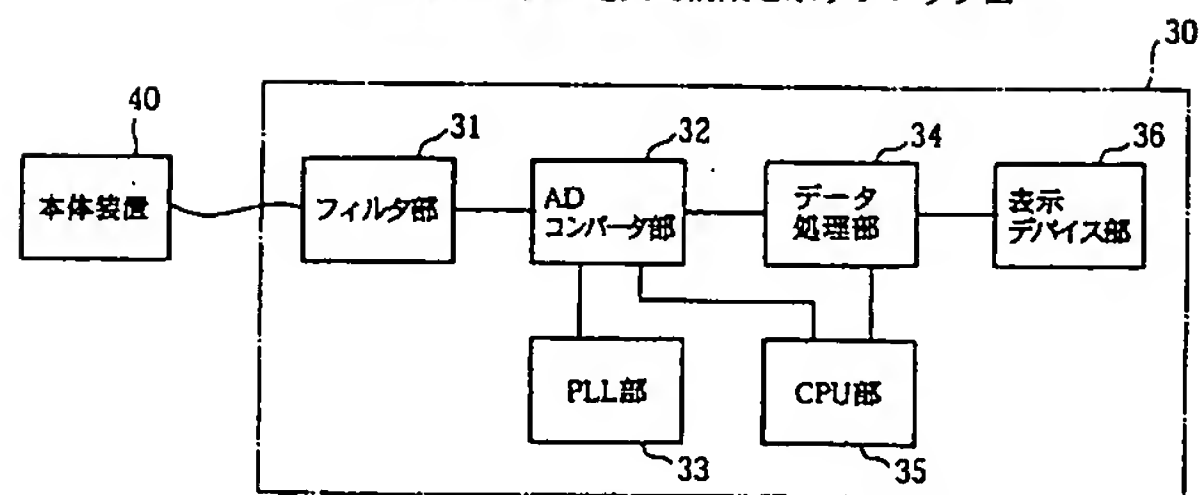
〔図8〕

第3実施形態に係る表示装置の電気的構成を示すブロック図



【図10】

従来の表示装置の電気的構成を示すブロック図



フロントページの続き

Fターム(参考) 5C021 PA16 PA26 PA34 PA58 PA85
RB04 YA01 YC00
5C082 AA01 BD02 CB01 DA76 DA86
MM10

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2003-330445

(43) Date of publication of application : 19.11.2003

(51)Int.Cl. G09G 5/00

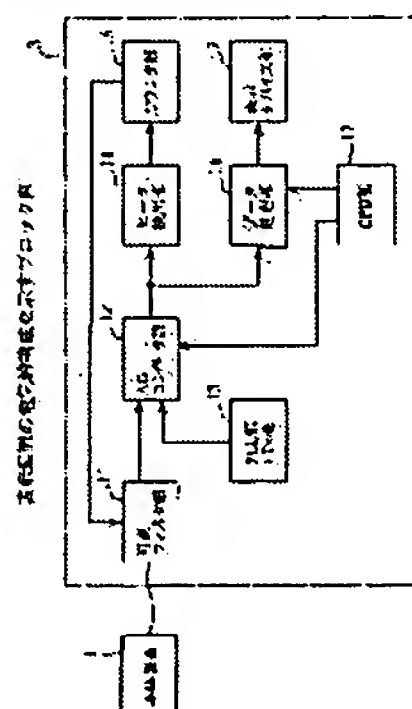
H04N 5/21

(21)Application number : 2002-140321

(71)Applicant : FUJITSU LTD
FUJITSU PERIPHERALS
LTD

(22)Date of filing : 15.05.2002 (72)Inventor : KOYAMA SATOSHI

(54) DISPLAY DEVICE



(57)Abstract:

PROBLEM TO BE SOLVED: To provide a display device capable of outputting satisfactory pictures appropriately suppressing a noise signal which is superimposed on a video signal in accordance with its noise frequency component.

SOLUTION: This display device has a variable filter part 11 for eliminating the

noise signal superimposed on the video signal and converts video signals into pictures to output and display them. The variable filter part 11 obtains the frequency component of the noise signal superimposed on the video signal to change a filter characteristic based on the obtained frequency component of the noise signal.

LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's
decision of rejection]

[Kind of final disposal of application
other than the examiner's decision of
rejection or application converted
registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's
decision of rejection]

[Date of requesting appeal against
examiner's decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

* NOTICES *

JPO and NCIP are not responsible for any
damages caused by the use of this translation.

1.This document has been translated by computer. So the translation may not reflect the original precisely.

2.**** shows the word which can not be translated.

3.In the drawings, any words are not translated.

CLAIMS

[Claim(s)]

[Claim 1] It is the indicating equipment characterized by for said filter means to change a filter shape based on the frequency component of said noise signal acquired by said acquisition means by having a filter means for removing the noise signal on which the video signal was overlapped, and having an acquisition means acquire the frequency component of the noise signal on which it is an indicating equipment for carrying out and carrying out the display output of said video signal to an image, and said video signal was overlapped.

[Claim 2] A clock generation means by which said acquisition means generates the clock of a frequency higher than said reference clock based on a reference clock, By sampling a noise signal based on the clock generated by said clock generation means with a sampling means to sample the noise signal on which said video signal was overlapped, and said sampling means The display according to claim 1 constituted by level detection means to detect the level of said noise signal, and detection means to detect the frequency component of said noise signal based on the level of said noise signal detected by said level detection means.

[Claim 3] Said clock generation means is a display according to claim 2 which generates the clock of a frequency higher than said reference clock by carrying out multiplying of the reference clock.

[Claim 4] Said clock generation means is a display according to claim 2 which generates the clock of a frequency higher than said reference clock by delaying a reference clock.

[Claim 5] Said clock generation means is a display according to claim 2 which generates the clock of a frequency higher than said reference clock by deviating the phase of a reference clock.

[Translation done.]

* NOTICES *

JPO and NCIPi are not responsible for any damages caused by the use of this translation.

1.This document has been translated by computer. So the translation may not reflect the original precisely.

2.**** shows the word which can not be translated.

3.In the drawings, any words are not translated.

DETAILED DESCRIPTION

[Detailed Description of the Invention]

[0001]

[Field of the Invention] The invention in this application relates to the display for carrying out and carrying out the display output of the video signal to an image.

[0002]

[Description of the Prior Art] Before, in the personal computer of a common desktop mold, it has the main frame which has CPU, the indicating equipment which was connected to this, for example, is equipped with a liquid crystal display, and the keyboard connected to the main frame.

[0003] In the main frame, with improvement in the speed of signal processing by CPU, various noises have occurred in the interior and many measures against a noise are taken corresponding to it. However, it is transmitted to an indicating equipment through a path cord, for example from the main frame, for example,

since the gestalt is an analog signal, the video signal of RGB is superimposed on a noise signal by the video signal in many cases.

[0004] In such a case, it is common to insert the filter for removing a noise between the main frame and a display. Drawing 10 is the outline block diagram showing the internal configuration of the conventional indicating equipment, and a connection configuration with the main frame. According to this drawing, the outline configuration of the indicating equipment 30 is carried out by the filter section 31 which consists of a low pass filter, the AD converter section 32, the PLL (phase locked loop) section 33, the data-processing section 34, the CPU section 35, and the display device section 36 that consists of a liquid crystal display.

[0005] According to the configuration of this indicating equipment, a noise signal is removed by the filter section 31 and analog-to-digital conversion of the video signal transmitted through the path cord 41 from the main frame 40 is carried out in the AD converter section 32 based on the signalling frequency sent from the PLL section 33. Then, it is changed into a suitable picture signal in the data-processing section 34, and an image is displayed in the display device section 36 by the command from the CPU section 35.

[0006]

[Problem(s) to be Solved by the Invention] However, since the above-mentioned filter section 31 is constituted by the low pass filter with which the cut off frequency was fixed, a removable noise signal will also be fixed to some extent. That is, although the frequency of a video signal in recent years had some which tend to be accelerated gradually, for example, exceed 200MHz, when using the filter with which the cut off frequency was fixed as mentioned above, while the noise component was removable depending on the cut off frequency, the frequency component of the video signal itself was also affected and the trouble of reducing the so-called slew rate had arisen.

[0007] Moreover, generally with the main frame of a personal computer, the noise signal which has the frequency component which changes with the classes

is outputted in many cases. Therefore, when the filter with which the cut off frequency was fixed as mentioned above was used, un-arranging [that sufficient measures against a noise could not be taken for every main frame] had arisen to the various main frames with which the noise signal which has a different frequency component is outputted.

[0008] The invention in this application makes it the technical problem to offer the display which can be invented under the above-mentioned circumstances, can control appropriately the noise signal on which a video signal is overlapped according to the frequency component, and can output a good image.

[0009]

[Description of the Invention] In order to solve the above-mentioned technical problem, the following technical means are provided in the invention in this application.

[0010] The indicating equipment offered by the invention in this application has a filter means for removing the noise signal on which the video signal was overlapped, it has an acquisition means acquire the frequency component of the noise signal on which it is an indicating equipment for carrying out and carrying out the display output of said video signal to an image, and said video signal was overlapped, and said filter means is characterized by to change a filter shape based on the frequency component of said noise signal acquired by said acquisition means.

[0011] According to the gestalt of desirable operation, said acquisition means A clock generation means to generate the clock of a frequency higher than said reference clock based on a reference clock, By sampling a noise signal based on the clock generated by said clock generation means with a sampling means to sample the noise signal on which said video signal was overlapped, and said sampling means It is constituted by a level detection means to detect the level of said noise signal, and detection means to detect the frequency component of said noise signal based on the level of said noise signal detected by said level detection means.

[0012] According to the gestalt of other desirable operations, said clock generation means generates the clock of a frequency higher than said reference clock by carrying out multiplying of the reference clock.

[0013] According to the gestalt of other desirable operations, said clock generation means generates the clock of a frequency higher than said reference clock by delaying a reference clock.

[0014] According to the gestalt of other desirable operations, said clock generation means generates the clock of a frequency higher than said reference clock by deviating the phase of a reference clock.

[0015] If the frequency component of the noise signal on which a video signal is overlapped by the acquisition means is acquired according to this invention and that frequency component is fed back to a filter means, with a filter means, the frequency component of a noise signal will be removed by changing a cut off frequency based on the frequency component of a noise signal. Thereby, the noise signal on which a video signal is overlapped is appropriately removable according to the frequency component. Therefore, the image of good image quality can be displayed.

[0016] Other descriptions and advantages of the invention in this application will become clearer by detailed explanation given to below with reference to an accompanying drawing.

[0017]

[Embodiment of the Invention] Hereafter, the gestalt of desirable operation of the invention in this application is concretely explained with reference to an accompanying drawing.

[0018] Drawing 1 is the perspective view showing the personal computer which applied the display concerning the 1st operation gestalt of the invention in this application. This personal computer is equipped with the main frame 1 which has CPU, and the indicating equipment 3 equipped with the display device section 2 as a liquid crystal display and the keyboard 4 connected to the main frame 1. The main frame 1 and an indicating equipment 3 are connected through the path cord

(not shown) for transmitting the video signal of RGB.

[0019] Drawing 2 is the outline block diagram showing the electric configuration of the indicating equipment shown in drawing 1. The indicating equipment 3 is constituted by the adjustable filter section 11, the AD converter section 12, the PLL section 13, the peak detecting element 14, the counter section 15, the data-processing section 16, the CPU section 17, and the display device section 2 shown in drawing 1. In addition, the configuration of the display 3 shown in drawing 2 shall show the configuration about R signal among RGB codes, and it shall have the display 3 in the configuration to G signal, and the configuration to R signal in fact, respectively.

[0020] The adjustable filter section 11 is for removing the noise signal on which the video signal which functions as a low pass filter and is transmitted from the main frame 1 is overlapped. In a detail, the adjustable filter section 11 removes the frequency component of a noise signal based on the cut off frequency which the cut off frequency was changed by changing resistance based on the frequency component of the noise signal detected in the counter section 15 grade so that it might mention later, and was changed more.

[0021] The PLL section 13 is for giving a sampling clock to the AD converter section 12. The PLL section 13 outputs more the sampling clock which increased multiplying of the frequency 8 times to a detail to the reference clock T_v which synchronizes with the period of an original video signal. In addition, the sampling clock outputted from the PLL section 13 is not restricted by 8 times the reference clock T_v .

[0022] The AD converter section 12 changes into a digital signal the analog signal as the video signal which passed the adjustable filter section 11, or a noise signal based on the sampling clock sent from the PLL section 13.

[0023] The peak detecting element 14 is for detecting the peak value of the level in the noise signal which was sampled by the AD converter section 12 and changed into the digital signal based on the command from the CPU section 17 and on which the video signal was overlapped.

[0024] The counter section 15 counts the time amount to the timing which the peak value detected next from the timing which the peak value of the noise signal detected by the peak detecting element 14 generated. thereby -- the counter section 15 -- the period of a noise signal -- if it puts in another way, the frequency component of a noise signal is detectable.

[0025] The data-processing section 16 changes into a picture signal the video signal changed into the digital signal in the AD converter section 12 based on the command from the CPU section 17.

[0026] The CPU section 17 consists of a microcomputer and sends a processing activation signal to the AD converter section 12 and the data-processing section 16. In addition, the processing in the peak detecting element 14 and the counter section 15 may be processed by the CPU section 17.

[0027] Next, the operation in the above-mentioned configuration is explained.

[0028] in the case of a horizontal scanning line, the video signal transmitted from the main frame 1 to an indicating equipment 3 is distinguished and outputted to the period T1 when the electrical-potential-difference value (about 0.7 VP-P) of about 1 law is outputted as an actual video signal, and the horizontal blanking interval T2 (for example, about 1microsec) when a video signal is stopped based on Horizontal Synchronizing signal A, as shown in drawing 3 . He is trying to acquire the frequency component of the noise signal on which a video signal is overlapped with this operation gestalt in the horizontal blanking interval T2 when the video signal is not outputted. That is, since a video signal is not outputted within the period of a horizontal blanking interval T2, only a noise signal will be expressed.

[0029] Moreover, even if it samples the noise signal on which a video signal is overlapped by the reference clock which synchronized with the video signal since the high frequency component is contained for example, it cannot detect the frequency component of a noise signal finely. Therefore, he is trying for the sampling clock which carried out multiplying of the reference clock frequency to detect the high frequency component of a noise signal by sampling a noise signal.

And he is trying to remove a noise signal by changing the filter shape of the adjustable filter section 11 based on the frequency component of the noise signal searched for with the sampling clock of a frequency higher than a reference clock. [0030] If it states concretely, the PLL section 13 will output the sampling clock which increased multiplying of the reference clock T_v 8 times to the AD converter section 12, as shown in drawing 4 . In the AD converter section 12, a noise signal is sampled in the timing based on the sampling clock, namely, A-D conversion is performed, the level of the noise signal at the time of each sampling is acquired, and it outputs to the peak detecting element 14 of the next step. According to drawing 4 , the level of noise signals, such as "0", "1", "2", and --, is acquired by the sampling clock.

[0031] In the peak detecting element 14, the timing in the peak period of the noise signal outputted based on the sampling clock is detected, and the detected timing is outputted to the counter section 15 of the lower berth. According to drawing 4 , "2" is detected as peak value among the level of a round term of a noise signal.

[0032] In the counter section 15, based on the output from the peak detecting element 14, the timing at the time of two or more peak levels of a noise signal is acquired, the period of a peak level is counted by such timing, and a feedback output is carried out at the adjustable filter section 11. According to drawing 4 , the timing of the output "2" detected by the peak detecting element 14 and the following timing of "2" are detected, and the period T of a peak level is counted. That is, the output of the counter section 15 will express the period T of the peak level of a noise signal, i.e., the frequency component of a noise signal.

[0033] In the adjustable filter section 11, the frequency component of the noise signal counted by the counter section 15 is fed back and inputted, and as shown in drawing 5 , the self cut off frequency f_0 is changed to the frequency f_a lower than it or the frequency f_b higher than it so that the frequency component may be removed. For example, when a video signal has about about 200MHz frequency component and the noise signal has about about 300MHz frequency component,

the resistance component of self is changed and a cut off frequency f_0 is changed so that the frequency band more than the frequency of about about 300MHz can be removed. Thereby, since the frequency component of a noise signal is removed, the video signal transmitted from the main frame 1 becomes the good thing by which noise signals were reduced.

[0034] And the video signal which the video signal removed by the adjustable filter section 11 was changed into the digital signal from the analog signal by the AD converter section 12, and was changed into the digital signal is sent to the data-processing section 16.

[0035] In the data-processing section 16, it is changed into a picture signal to carry out an image output by the display device section 4, and it sends after that the video signal changed into the digital signal to the display device section 4. In the display device section 4, an image is displayed based on the picture signal outputted from the data-processing section 16.

[0036] Thus, according to this operation gestalt, by detecting the frequency component of a noise signal and feeding it back to the adjustable filter section 11 with the sampling clock which is outputted from the PLL section 13 and which carried out multiplying of the reference clock, in the adjustable filter section 11, a cut off frequency changes according to the frequency component of a noise signal, and the frequency component of a noise signal is removed. Thereby, the noise signal on which a video signal is overlapped is appropriately removable according to the frequency component. Therefore, the image of good image quality can be displayed.

[0037] Moreover, since that frequency component can be detected, a cut off frequency can be changed according to it and it can be removed even if other main frames which output the video signal with which it was superimposed on the noise signal with which frequency components differ are connected to this indicating equipment 3, it can consider as a flexible indicating equipment.

[0038] Next, the 2nd operation gestalt is explained. Although the noise signal was sampled with the above-mentioned 1st operation gestalt by using the PLL

section 13 which carries out multiplying of the reference clock and outputs a sampling clock, he makes it output the sampling clock of a frequency higher than a reference clock, and is trying to sample a noise signal instead of this with the 2nd operation gestalt using this sampling clock by delaying a reference clock.

[0039] Drawing 6 is the block diagram showing the electric configuration of indicating-equipment 3' concerning the 2nd operation gestalt. If the configuration in this display 3' is the same as that of the 1st operation gestalt almost and a different part is explained, in display 3', it has the PLL section 18 to which the reference clock T_v which synchronized with the period of a video signal is outputted, and the delay section 19 is formed in the latter part of the PLL section 18.

[0040] The delay section 19 is for outputting two or more reference clocks which were made to carry out predetermined time delay of the reference clock T_v outputted from the PLL section 18, and were delayed to the AD converter section 12 to predetermined timing.

[0041] According to this configuration, as shown in drawing 7, the reference clock T_v outputted from the PLL section 18 is delayed $n / 8$ periods ($n=1-8$) every, and is changed and outputted to the sampling clock of a frequency higher than a reference clock T_v by the delay section 19. Then, a noise signal is sampled by the AD converter section 12 based on the above-mentioned sampling clock, and the frequency component of a noise signal is detected by the peak section 14 and the count area 15.

[0042] Therefore, also in this 2nd operation gestalt, based on the frequency component of a noise signal, a filter shape can change in the adjustable filter section 11, and the frequency component of a noise signal can be removed certainly. Therefore, the same operation effectiveness as the above-mentioned 1st operation gestalt can be done so.

[0043] Next, the 3rd operation gestalt is explained. With the above-mentioned 1st operation gestalt, since the PLL section 13 which is made to carry out multiplying of the reference clock T_v , and outputs a sampling clock is used, while

improvement in the speed of signal processing is attained, increase-ization of components cost will be caused. Therefore, he makes it output the sampling clock of a frequency higher than a reference clock, and is trying to sample a noise signal instead of this with the 3rd operation gestalt using this sampling clock by shifting the phase of a reference clock.

[0044] Drawing 8 is the block diagram showing the electric configuration of 3" of indicating equipments concerning the 3rd operation gestalt. If the configuration in 3" of this display is the same as that of the 1st operation gestalt almost and a different part is explained, in 3" of displays, it has the PLL section 20 which outputs $1/2$ reference clocks to which $1/2$ dividing of the reference clock T_v were carried out, and parallel connection of two or more phase delay sections 21-24 is carried out to the PLL section 20.

[0045] Two or more phase delay sections 21-24 The phase of $1/2$ reference clocks The phase of the 1st phase delay section 21 which is not deviated, and a $1/2$ reference clocks It is constituted by the 4th phase delay section 24 for deviating 270 degrees of phases of the 3rd phase delay section 23 for deviating 180 degrees of phases of the 2nd phase delay section 22 for deviating 90 degrees, and a $1/2$ reference clocks, and a $1/2$ reference clocks. The four AD converter sections 12 are connected at the Gentlemen phase delay sections 21-24, respectively, and those outputs are connected to the peak detecting element 14. Moreover, the output of the adjustable filter section 11 is connected to each AD converter section 12, respectively. In addition, in drawing 8 R> 8, the data-processing section 16, the display device section 2, and the CPU section 17 are omitted. Moreover, the number of the phase delay sections 21-24 is not restricted to four.

[0046] According to this configuration, as shown in drawing 9, from the Gentlemen phase delay sections 21-24, the sampling clock with which 90 degrees of phases were deviated at a time is outputted to every $\pi/2$ (half period). Therefore, in a round term of a reference clock T_v , a sampling clock is outputted to the same timing as the sampling clock currently outputted in the 1st operation

gestalt. And these sampling clocks are inputted into each AD converter section 12, a noise signal is sampled, and the frequency component of a noise signal is detected by the peak section 14 and the count area 15.

[0047] Therefore, also in this 3rd operation gestalt, based on the frequency component of a noise signal, a filter shape can change in the adjustable filter section 11, and the frequency component of a noise signal can be removed certainly. Therefore, the same operation effectiveness as the above-mentioned 1st operation gestalt can be done so. Moreover, in this 3rd operation gestalt, since the sampling clock is generated, while high-speed signal processing is possible, without using the comparatively expensive PLL section 13 used in the 1st operation gestalt, reduction of components cost can be aimed at.

[0048] Of course, the range of this invention is not limited to the gestalt of operation mentioned above. For example, not only a liquid crystal display but CRT etc. is sufficient as the display device section 2.

[0049]

[Effect of the Invention] As mentioned above, if the frequency component of the noise signal on which a video signal is overlapped by the acquisition means is acquired according to the invention in this application and the frequency component is fed back to a filter means, with a filter means, the frequency component of a noise signal will be removed by changing a cut off frequency based on the frequency component of a noise signal. Since the noise signal on which a video signal is overlapped is appropriately removable by this according to the frequency component, the image of good image quality can be displayed.

[Translation done.]

* NOTICES *

JPO and NCIP are not responsible for any damages caused by the use of this translation.

- 1.This document has been translated by computer. So the translation may not reflect the original precisely.
- 2.**** shows the word which can not be translated.
- 3.In the drawings, any words are not translated.

DESCRIPTION OF DRAWINGS

[Brief Description of the Drawings]

[Drawing 1] It is the perspective view of the personal computer with which the display concerning the 1st operation gestalt of the invention in this application is applied.

[Drawing 2] It is the block diagram showing the electric configuration of an indicating equipment.

[Drawing 3] It is drawing showing the relation between a video signal and a synchronizing signal.

[Drawing 4] It is drawing showing the relation between the noise signal in the configuration of the display shown in drawing 2 , and a clock.

[Drawing 5] It is drawing showing the filter shape of the adjustable filter section.

[Drawing 6] It is the block diagram showing the electric configuration of the indicating equipment concerning the 2nd operation gestalt.

[Drawing 7] It is drawing showing the relation between the noise signal in the configuration of the display shown in drawing 6 , and a clock.

[Drawing 8] It is the block diagram showing the electric configuration of the indicating equipment concerning the 3rd operation gestalt.

[Drawing 9] It is drawing showing the relation between the noise signal in the configuration of the display shown in drawing 8 , and a clock.

[Drawing 10] It is the block diagram showing the electric configuration of the conventional indicating equipment.

[Description of Notations]

1 Main Frame

2 Display Device Section
3 Display
11 Adjustable Filter Section
12 AD Converter Section
13 The PLL Section
14 Peak Detecting Element
15 Counter Section
16 Data-Processing Section
17 The CPU Section

[Translation done.]

* NOTICES *

JPO and NCIP are not responsible for any
damages caused by the use of this translation.

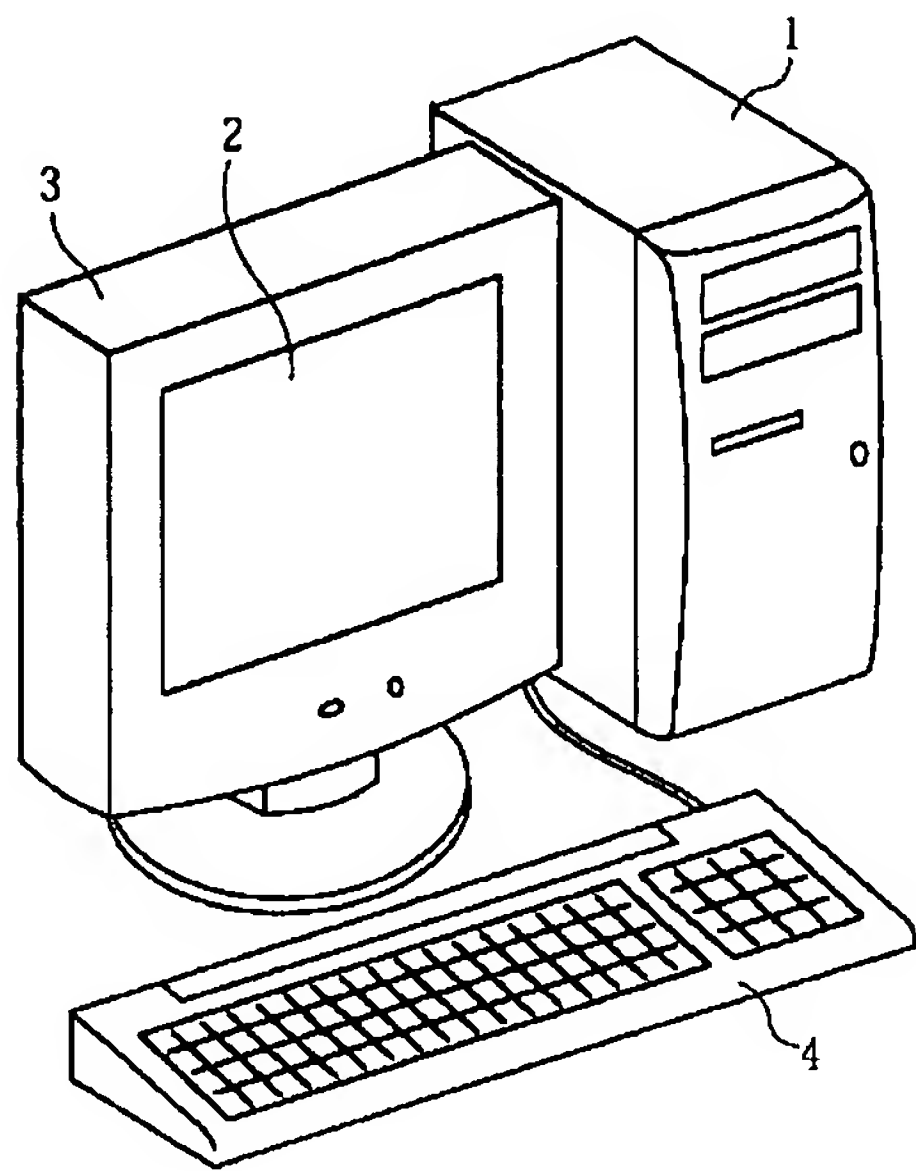
1.This document has been translated by computer. So the translation may not
reflect the original precisely.

2.**** shows the word which can not be translated.

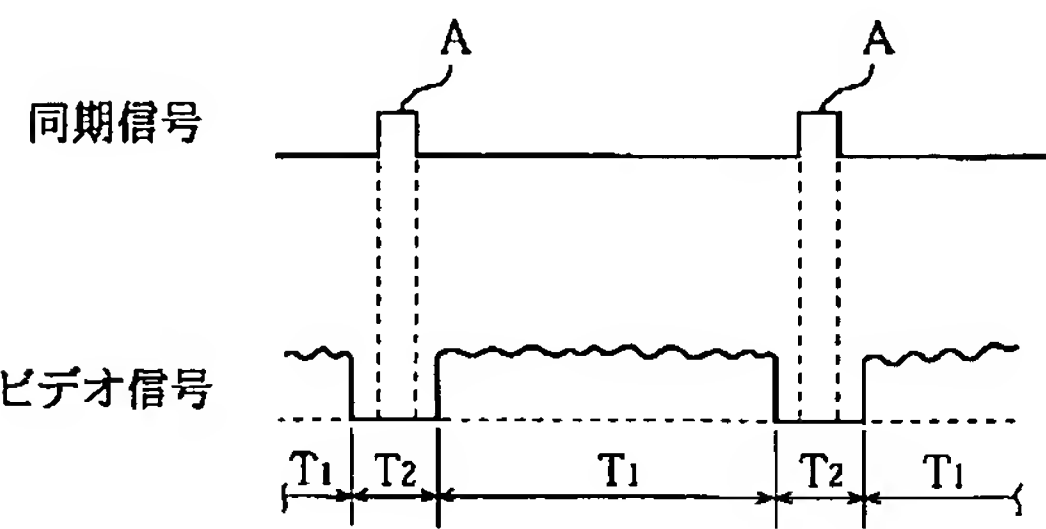
3.In the drawings, any words are not translated.

DRAWINGS

[Drawing 1]
本願発明の第1実施形態に係る表示装置が適用される
パーソナルコンピュータの斜視図

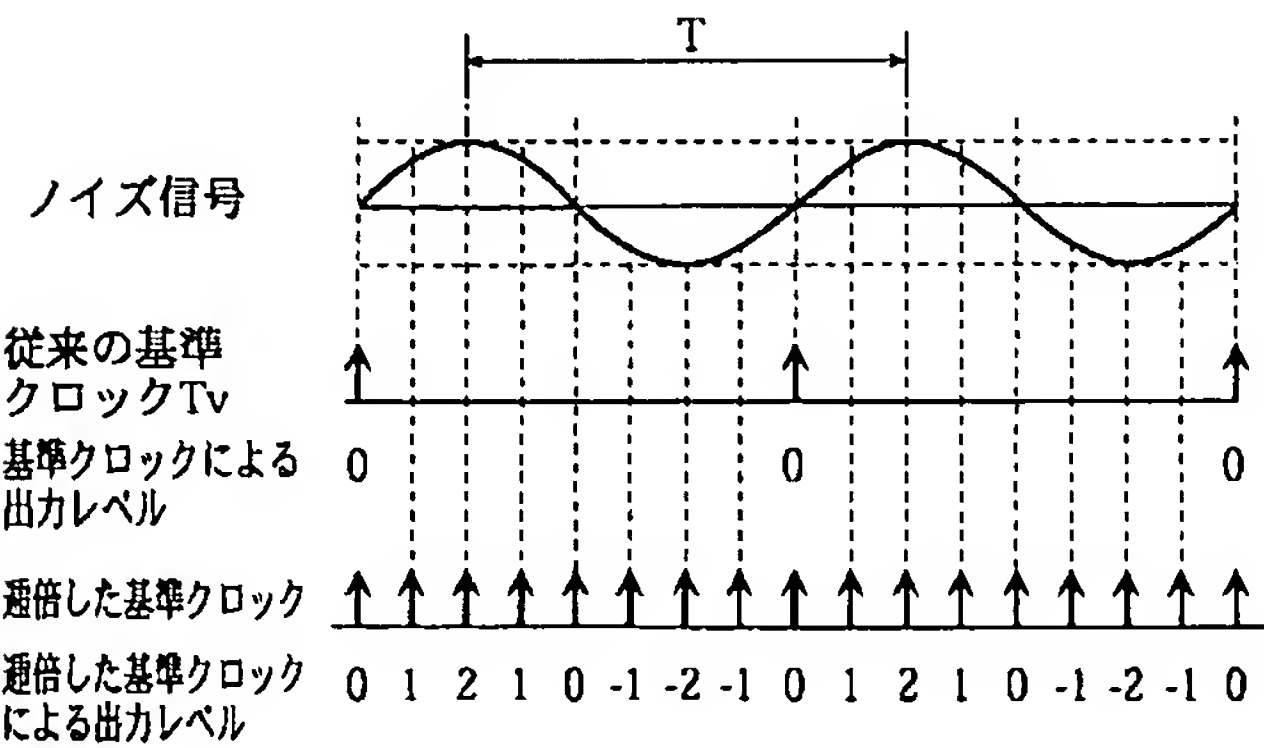


[Drawing 3]
ビデオ信号と同期信号との関係を示す図

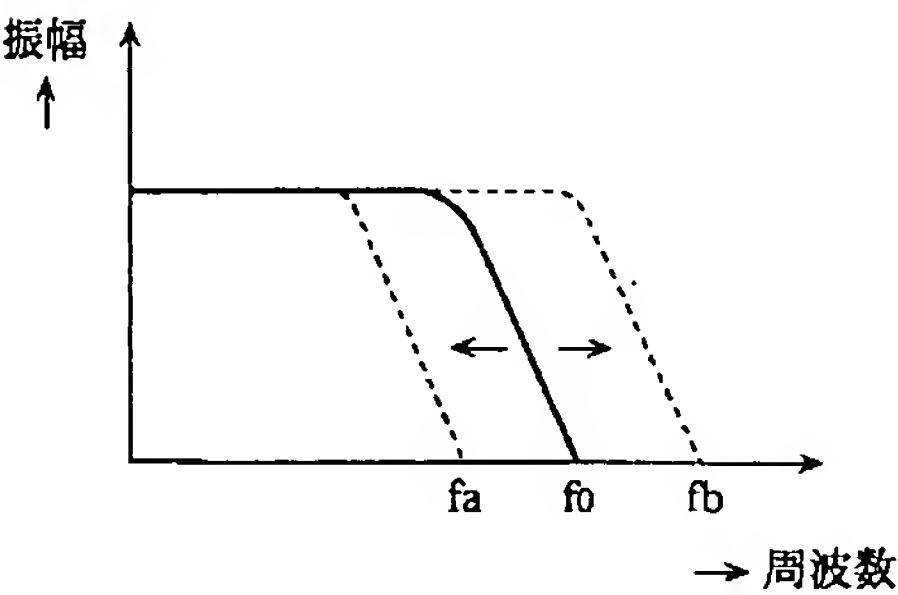


[Drawing 4]

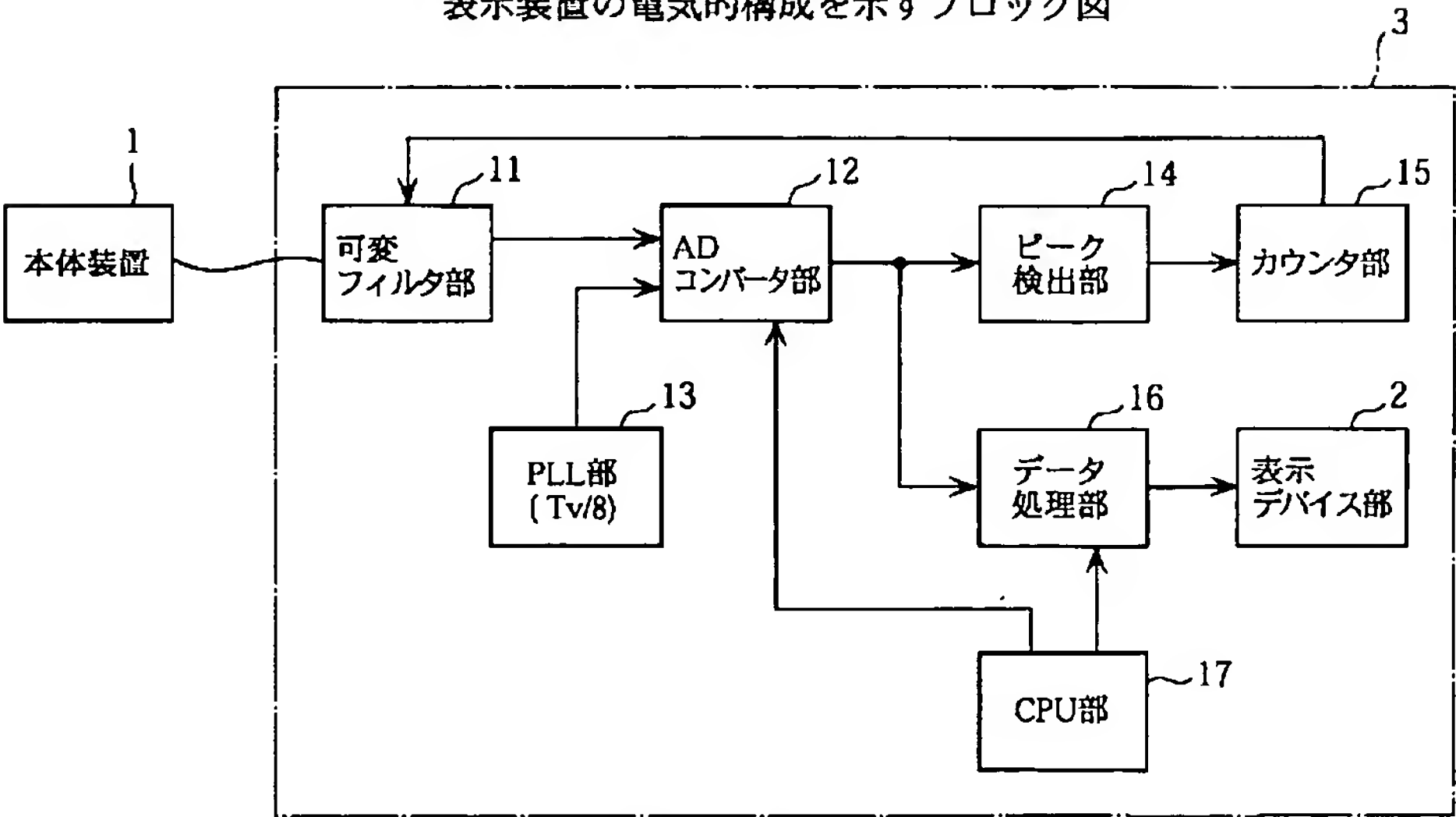
図2に示す表示装置の構成におけるノイズ信号とクロックの
関係を示す図



[Drawing 5]
可変フィルタ部のフィルタ特性を示す図

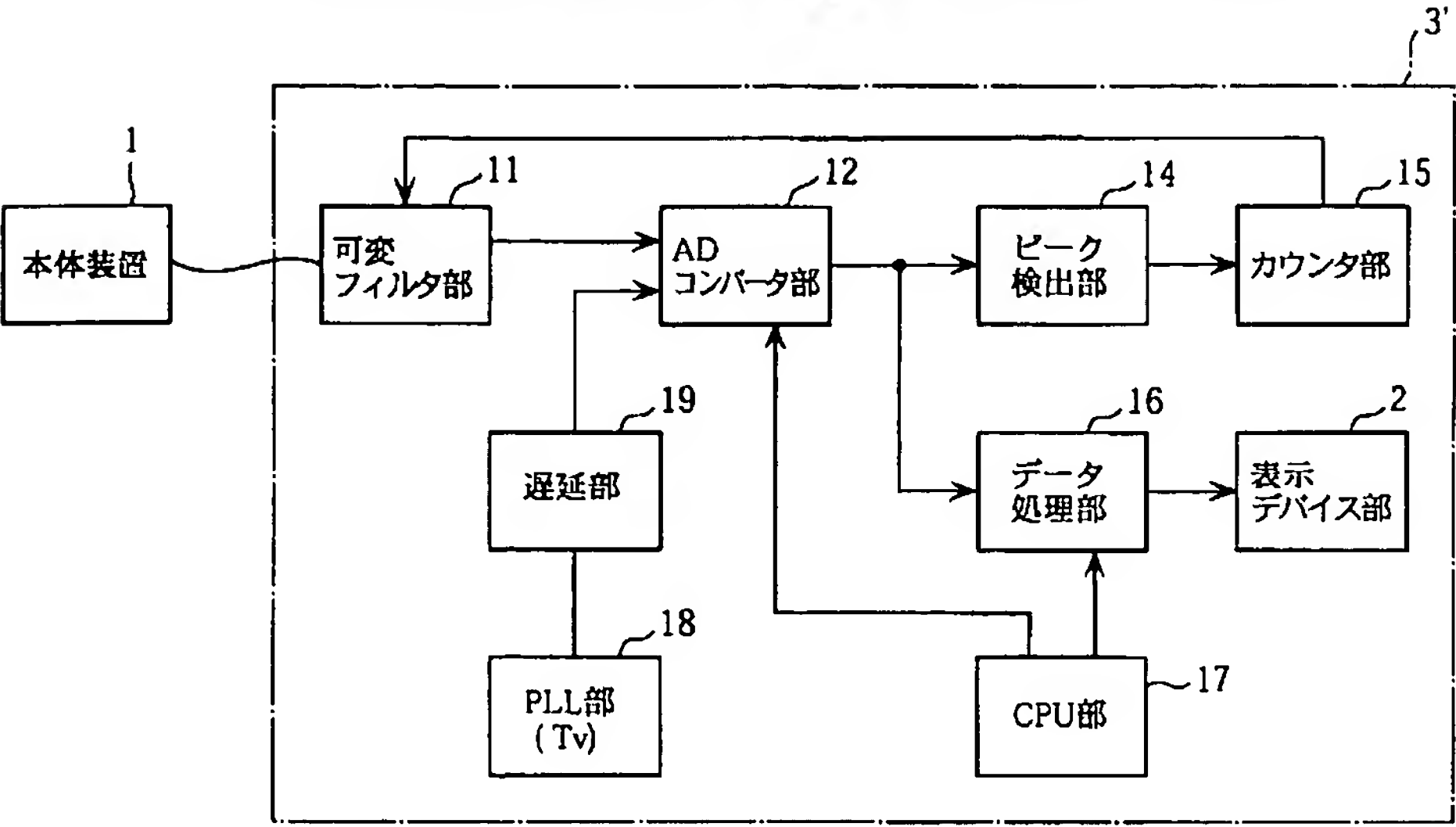


[Drawing 2]
表示装置の電氣的構成を示すブロック図



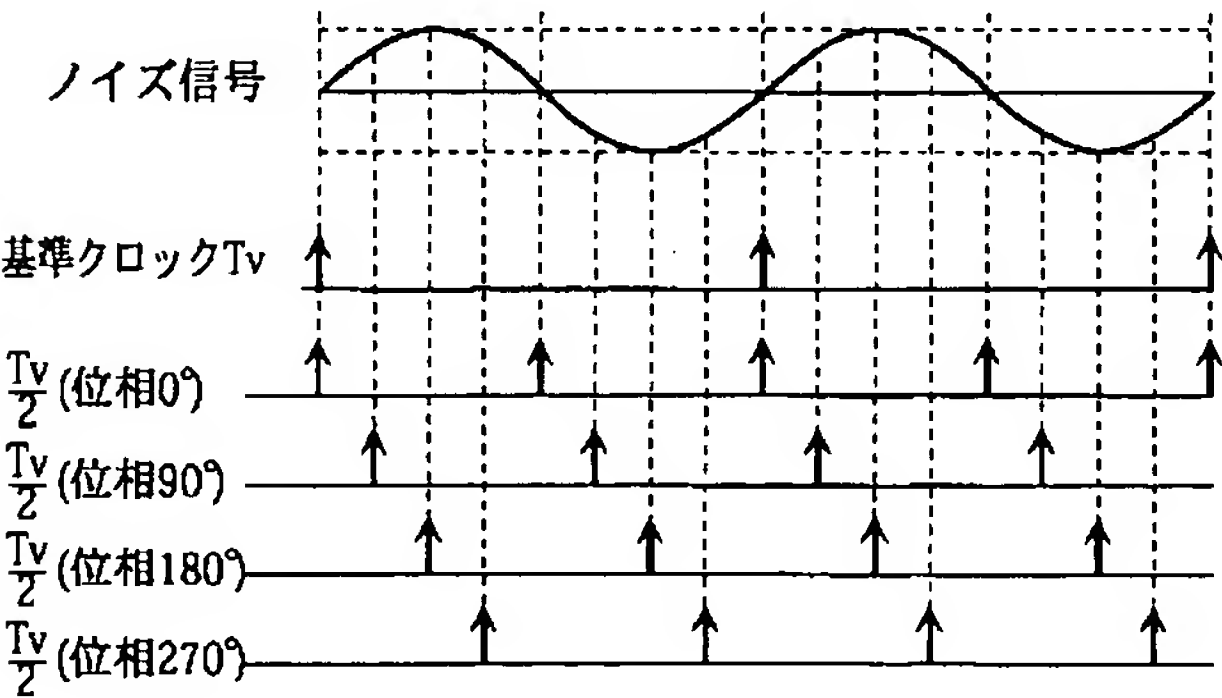
[Drawing 6]

第2実施形態に係る表示装置の電氣的構成を示すブロック図



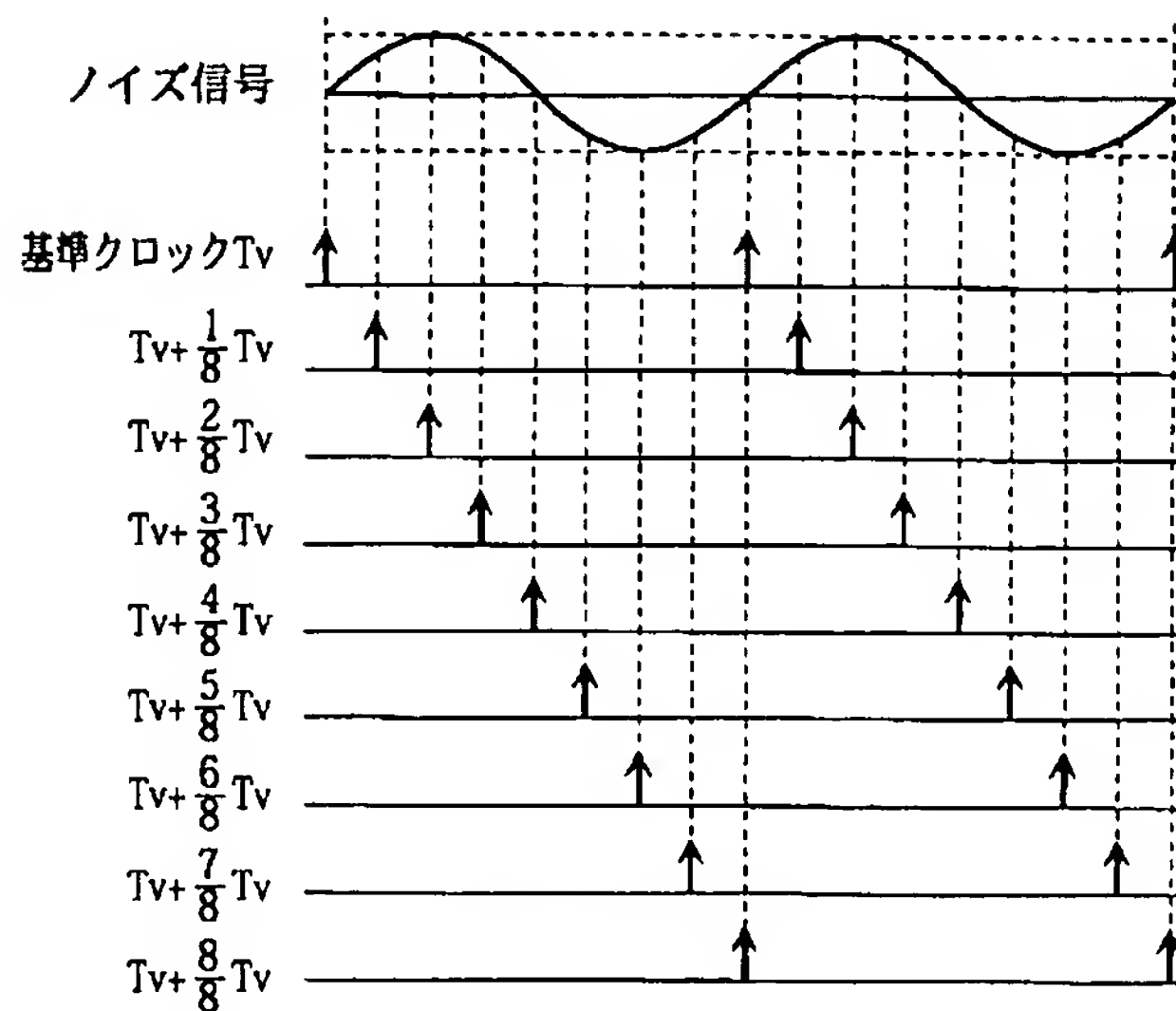
[Drawing 9]

図8に示す表示装置の構成におけるノイズ信号とクロックの
関係を示す図



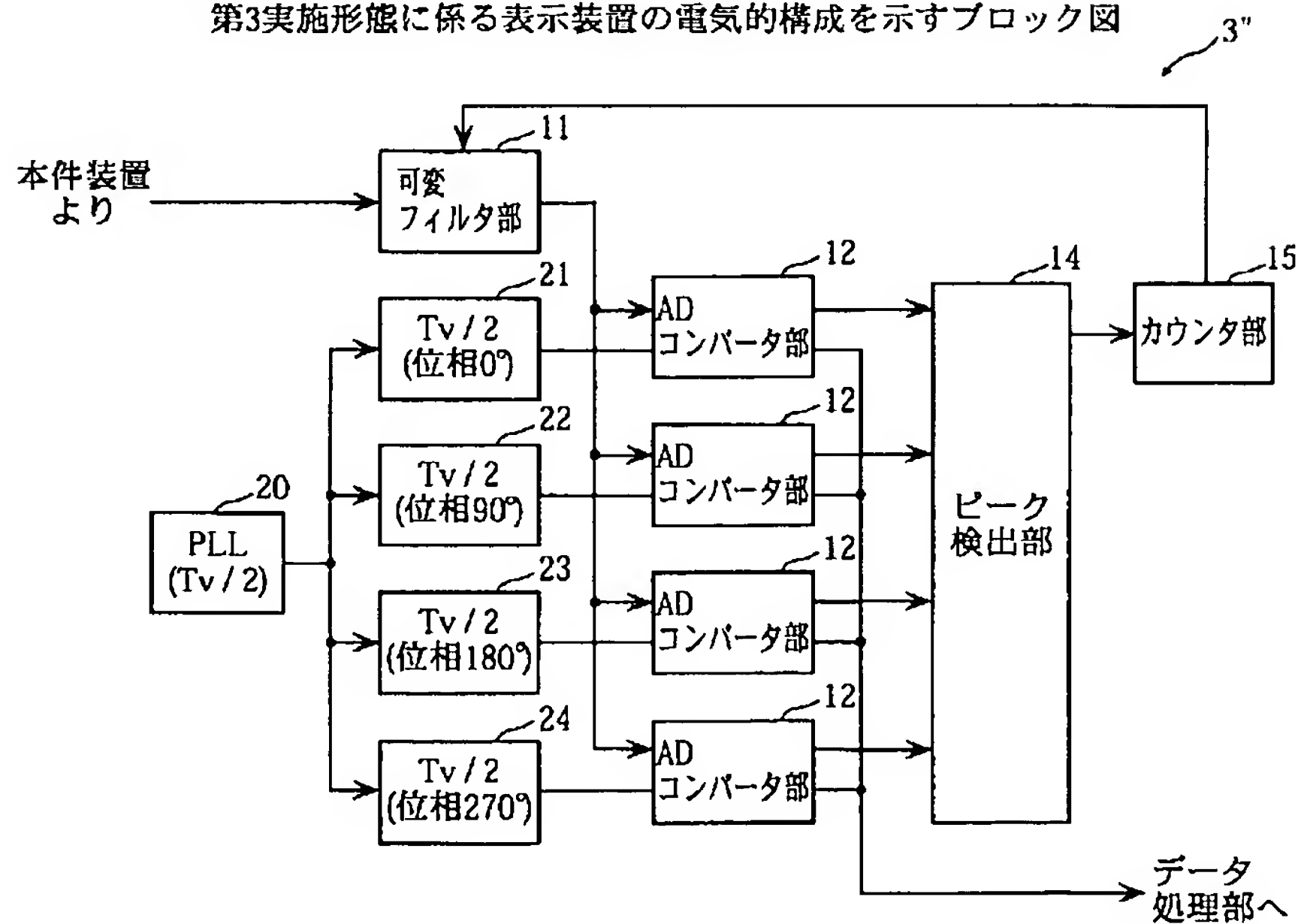
[Drawing 7]

図6に示す表示装置の構成におけるノイズ信号とクロックの
関係を示す図



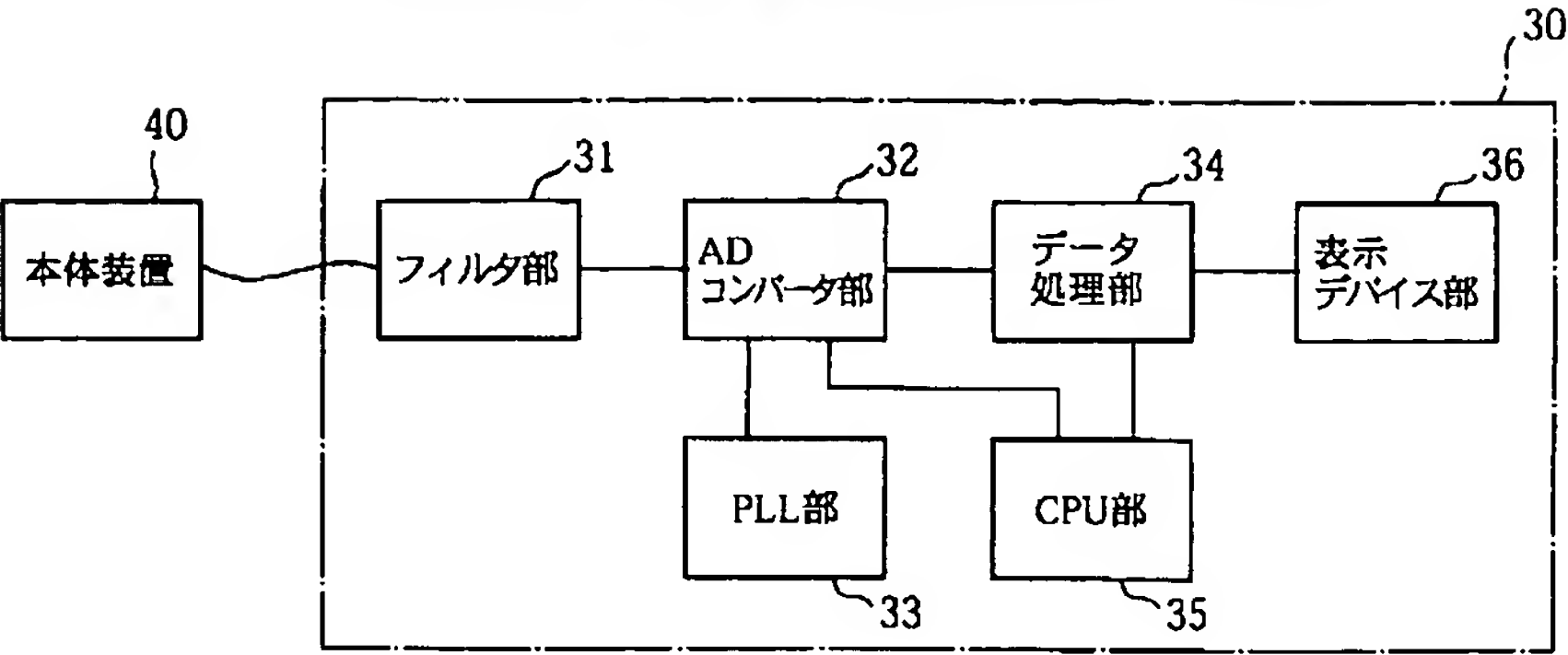
[Drawing 8]

第3実施形態に係る表示装置の電氣的構成を示すブロック図



[Drawing 10]

従来の表示装置の電氣的構成を示すブロック図



[Translation done.]

**This Page is Inserted by IFW Indexing and Scanning
Operations and is not part of the Official Record**

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

- ☐ **BLACK BORDERS**
- ☐ **IMAGE CUT OFF AT TOP, BOTTOM OR SIDES**
- ☒ **FADED TEXT OR DRAWING**
- ☒ **BLURRED OR ILLEGIBLE TEXT OR DRAWING**
- ☐ **SKEWED/SLANTED IMAGES**
- ☐ **COLOR OR BLACK AND WHITE PHOTOGRAPHS**
- ☐ **GRAY SCALE DOCUMENTS**
- ☒ **LINES OR MARKS ON ORIGINAL DOCUMENT**
- ☒ **REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY**
- ☐ **OTHER:** _____

IMAGES ARE BEST AVAILABLE COPY.

As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.